

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: 08070201 A

(43) Date of publication of application: 12.03.1996

(51) Int. Cl. H01P 1/203

H01P 1/205

(21) Application number: 06225996

(22) Date of filing: 26.08.1994

(71) Applicant: JAPAN RADIO CO LTD

(72) Inventor: TESHIGAWARA OSAMU
IJIMA HIROAKI

(54) LAMINATED DIELECTRIC FILTER

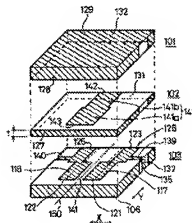
(57) Abstract:

PURPOSE. To obtain a small-sized BPF of a laminated dielectric structure with a high degree of design freedom in which a notch region is adopted for a region from a shoulder to a cut-off region.

CONSTITUTION: A straight line strip line 141 and stepwise strip lines 117, 118 are arranged opposite to each other to both sides of an intermediate dielectric board 102. Dielectric boards 101, 102 on each outside surface of which a ground electrode 129 or the like to cover the strip lines 117, 118, 141 in a plane view are clad to the intermediate dielectric board 102. In this case, the stepwise strip lines 117, 118 act like a parallel resonance impedance and the straight line strip line 141 acts like a series resonance impedance. A BPF by the parallel resonance impedance is realized and

a notch region by the series resonance impedance is formed from a shoulder of the BPF to a cut-off region.

COPYRIGHT (C)1995,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許公開番号

特開平8-70201

(43) 公開日 平成8年(1996)3月12日

(51) Int. Cl. ⁵	識別記号	片内整理番号	F I	技術表示範囲
H 0 1 P	1/203			
	1/205	K		
		B		

審査請求 未請求 請求項の数 2 F D (全 15 頁)

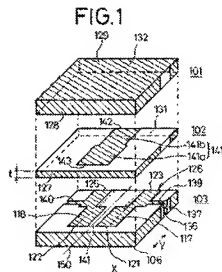
(21) 出願番号	特願平6-225996	(71) 出願人	000004330 日本無線株式会社 東京都三鷹市下連雀5丁目1番1号
(22) 出願日	平成8年(1994)8月26日	(72) 発明者	佐佐木 隆 東京都三鷹市下連雀5丁目1番1号 日本無線株式会社内
		(73) 発明者	飯島 寛明 東京都三鷹市下連雀5丁目1番1号 日本無線株式会社内

(54) 【発明の名称】 積層誘電体フィルタ

(57) 【要約】

【目的】 小型で、設計の自由度が高く、基板から通断領域にかかる領域をノッチ領域とすることが可能な積層誘電体構造のBPFを提供する。

【構成】 中間の誘電体基板102の両側に直線状ストリップライン141と階段状ストリップライン117、118とが対向するように配する。この中間の誘電体基板102に対して、これらストリップライン117、118、141を平面的に視て覆うようなアース電極129等がそれぞれの外側表面に形成された誘電体基板101、102を張り合わせる。この場合、階段状ストリップライン117、118が並列共振用インピーダンスとして動作し、直線状ストリップライン141が直列共振用インピーダンスとして動作する。並列共振用インピーダンスによるBPFが実現できるとともに、このBPFフィルタの基板から通断領域にかけて直列共振インピーダンスによるノッチ領域を形成することができる。



(2)

特開平6-79201

1

【特許請求の範囲】

【請求項1】 構成された3枚の誘電体基板を有し、
実質的に、中間誘電体基板の両主表面側には、それぞ
れ、共振電極が配される

両外側誘電体基板の両外側主表面には、平面的に視て前
記共振電極を覆うように共振電極が形成される

前記共振電極の一方は、少なくともn本のスト
リップラインとして形成され、このn本のストリッ
プラインは、平面的に視て平行に配され、前記n本のスト
リップラインの一端側は前記共振電極に接続される短絡
端とされ、他端側は開放端にされる、

前記共振電極の他方は、少なくともm本のスト
リップラインとして形成され、このm本のストリッ
プラインは、平面的に視て前記n本のストリップライン
に対してつまみイン的に配されるとともに、前記少な
くともm本のストリップラインの一端側が前記共振電極
に接続される短絡端とされ、他端側が開放端とされて、
かつ前記少なくともm本のストリップラインは、開放端
または直線状または湾曲状の前記開放端側と前記開放端側
とで同一の幅幅または異なる幅幅にされる、

前記つまみイン的に配された前記n本のストリップライ
ンは、前記n本のストリップラインと、平面的に視て輪
合うストリップラインの一部が重なる部分を有するよう
に階段状または直線状または湾曲状の前記短絡端と短絡端
幅の異なるように形成され、

たことを特徴とする共振誘電体フィルタ。

【請求項2】 構成された3枚の誘電体基板を有し、
実質的に、中間誘電体基板の両主表面側には、それぞ
れ、共振電極が配される

両外側誘電体基板の両外側主表面には、平面的に視て前
記共振電極を覆うように共振電極が形成される、

前記共振電極の一方は、2本の階段状ストリップライン
として形成され、この2本の階段状ストリップライン
は、平面的に視て平行かつ軸対称に配され、前記共振電
極状ストリップラインの一端側は前記共振電極に接続され
る短絡端とされ、他端側は開放端にされる、

前記共振電極の他方は、直線状ストリップラインとして
形成され、この直線状ストリップラインは、平面的に視
て前記2つの階段状ストリップラインの対称軸に配され
るとともに、その一部が前記2つの階段状ストリップライ
ンと重なる部分を有するようになされ、かつ前記直線状
ストリップラインの一端側が前記共振電極に接続される
短絡端とされ、他端側が開放端とされて、かつ前記直線
状ストリップラインの幅幅が前記短絡端幅と前記開放端
側とで同一の幅幅または異なる幅幅にされる、

たことを特徴とする共振誘電体フィルタ。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 この発明は、例えば、携帯電話機
等に適用して好適な小型で低損失のBPF（帯域通過フ

特開平6-79201

フィルタ）特性を有する共振誘電体フィルタに関する。

【0002】

【従来の技術】 携帯電話機等の分野では、薄型で小型軽
量性を有し、構造が簡単で設計の自由度が高いBPFが
要望され、これらの要望に基盤るものとして従来から誘
電体誘電体フィルタが採用されている。

【0003】 従来の技術に基る共振誘電体フィルタは、
2枚の誘電体基板が張り合わされた構成になっている。
各誘電体基板は、高誘電率で先鋭度Qが高く温度係数の
小さい、例えば、BaO・TiO₂等の高誘電率材料が
用いられている。このような高誘電率材料を用いて、誘
電体基板間の導体面にストリップラインによる1/2波
長または1/4波長共振器を形成することにより、小型
で低損失の共振誘電体フィルタが得られる。

【0004】 図32は、この種の共振誘電体フィルタの
分解斜視構成を示している。

【0005】 図32例の共振誘電体フィルタは、2枚の
誘電体基板1、2が張り合わされた構成になっている。

【0006】 図33は、誘電体基板2の外側主表面の平
面構成を示している。

【0007】 図34は、誘電体基板2の内側主表面の平
面構成を示している。

【0008】 なお、図32～図34においてハッチングを
施した部分は、導体部分を示している。

【0009】 図32および図34から分かるように、誘
電体基板2の内側主表面には、1/4波長共振器であり
共振電極としての階段状ストリップライン3、4（以下、
必要に応じて共振電極ともいう。）が平面的に視て
軸対称に、いわゆるコラムラインに形成されている。階段
状ストリップライン3、4の一端側は開放端5、6にな
っており、他端側は誘電体基板1、2の側面導体9（図
33参照）と接続される短絡端7、8になっている。こ
の場合、階段状ストリップライン3、4は、図34に示
すように、それぞれ、第1段5、6側の部分ストリッ
プライン3a、4aと短絡端7、8側の部分ストリップ
ライン3b、4bとから構成されている。

【0010】 その図34からも分かるように、短絡端
7、8側のライン間距離（以下、必要に応じて、短絡端
間ライン間隔ともいう。）X1と第1段5、6側のライ
ン間隔（以下、必要に応じて、第1段側ライン間隔と
もいう。）X2とは異なる間隔にされている。

【0011】 誘電体基板1、2のうち、第1段5、6側
の断面10、11（図35参照）のみが、それぞれ共通
電極 例えは、アース電極である導体（以下、共通電極
または共通電極ともいう。）15、16（図33、図3
2参照）が存在しない面である。

【0012】 図33に示すように、誘電体基板2の外側
主表面側の天印X方向の導体には、入出力導体用導体
（入出力端子用電極ともいう。）12、17が共通電極
15を挟んで対向して配されている。この入出力端子用

3
導体12、17は、図32に示すように、誘導体基板2の側面入出力端子用導体13、18(18は図32中には省略しない)を導出し、その外側主表面上で入出力配線14、19(図34をも参照)を通じて階段状ストリップライン3、4のうち、短絡遮断部分1リップライン3b、4bの各途中のタップ位置に接続されている。

[01010] 入出力端子用導体12、13、17、18と階段状ストリップライン3、4とのタップ位置までの距離入出力整合回路として形成され、入出力端子用導体12、17および(または)入出力端子用導体13、18と図示しない他回路とが半田付け等により電気的に接続されて入出力電力の伝送が行われる。

[01014] 誘導体基板1と誘導体基板2とが張り合わされた構成の積層誘導体フィルタにおいて、階段状ストリップライン3、4は、誘導体基板1の外側主表面に形成されている共通導体15との外側主表面に形成されている共通導体15とで覆われている。

[01015] このように構成される図32例の積層誘導体フィルタは、BPFとして動作する。

[01016] 例えば、階段状ライン間隔 $X \times 2$ の階段状ライン間隔 X よりも狭い場合($X < X \times 2$)で図32、図34(図示の状態)には、階段状ストリップライン3、4は容量結合状態になり、この容量結合状態において、ライン間隔 $X \times 2$ をより狭くすることによりBPFの通過帯域幅を比較的に広くすることができ、ライン間隔 $X \times 2$ をより広げることにより通過帯域幅を比較的に狭くすることができる。

[01017] 一方、階段状ライン間隔 $X \times 2$ が階段状ライン間隔 X よりも広い場合には、階段状ストリップライン3、4は誘導体結合状態になり、この誘導体結合状態において、ライン間隔 X をより狭くすることによりBPFの通過帯域幅を比較的に広くすることができ、ライン間隔 X をより広げることにより通過帯域幅を狭くすることができる。

[01018] 図35は、図32例の積層誘導体フィルタが容量結合状態に形成されている場合の等価回路を示している。階段状ストリップライン3、4間の容量結合は、集中定数としてのコンデンサCとして表している。

[01019] 図35から分かるように、容量結合状態に形成されている図32例の積層誘導体フィルタは、入出力端子用導体12(13)が、特性インピーダンス Z インピーダンス整合用の理想トランス T a、階段状ストリップライン3に係る共振用インピーダンス Z a、結合コンデンサ C 、階段状ストリップライン4に係る共振用インピーダンス Z b、インピーダンス整合用の理想トランス T b、特性インピーダンス Z を介して入出力端子17(18)に接続される不平衡のBPFの構成になっている。

[01020]

[発明が解決しようとする課題] 図32例の積層誘導体

(3)

時間半8-7→2011

4
フィルタは、積層プリント基板を作成するだけで構成できるので、構造が簡単で設計の自由度が高い。また、通過領域(通過帯域ともいう。)の特性を平坦かつ損失を少なくでき、さらに阻止(遮断)領域の減衰量も高いので、高性能のBPFになる。

[01021] ところで、今日において、誘導体フィルタには、通過領域においてより一層低損失性を有するもの、より広帯域性を有するもの、さらに通過領域から遮断領域にかけてより一層急峻に減衰する特性を有するものが要望されている。

[01022] このような高性能の誘導体フィルタを作るためには、通過領域において、一層結合容量 C が大きくなり、かつ通過領域と遮断領域の境界領域で減衰量がV字状に急峻に増加するノッチ領域を有する誘導体フィルタを作成することが一つの条件になっている。なお、ノッチ領域を有する誘導体フィルタを帯通フィルタともいう。

[01023] しかしながら、ノッチ領域形成用の共振電極を、例えば、図32例の2枚重なる積層誘導体フィルタにおける誘導体2の外側主表面に形成した場合には、その図32例中、矢印X方向の幅(通高、横幅ともいわれる。)が広くなり、誘導体フィルタの形状が大きくなってしまふという問題が発生する。

[01024] また、図32例の構成を有する積層誘導体フィルタにより、より広帯域で、損失の少ないフィルタ特性を実現しようとする場合には、共振器としての階段状ストリップライン3、4中、部分ストリップライン3a、4bのライン間隔 X をが微小に調整しなくてはならない。製造性が悪くなるともに、特性もばらつきがらになるという問題が発生する。

[01025] この発明はこのような課題を考慮してなされたものであり、小型でBPFの共振域から遮断領域にかけてノッチ領域が形成でき、より広帯域性・低損失性も可能であり、しかも、構造が簡単で設計の自由度の高い有性能性のBPFとしての積層誘導体フィルタを提供することを目的とする。

[01026]

[課題を解決するための手段] この発明は、例えば、図1に示すように、側面された3枚の誘導体基板1(1)D、1(2)D、1(3)Dを有し、実質的に、中間誘導体基板1(2)Dの両主表面面には、それぞれ、共振電極が配される。両外側誘導体基板の両外側主表面には、平面的に視て隣接共振電極を備えようとして共通導体層が形成される。前記共振電極の一方は、少なくともn(n≧3)本のストリップライン117D、151D、118Dとして形成され、このn本のストリップラインは、平面的に視て平行に配され、前記n本のストリップラインの一端は前記共通導体層に接続される一端端とされ、他端は開放端にされ、前記共振電極の他方は、少なくともm(m≦n-1)本のストリップライン141D、14

(4)

待間半8-70201

5

10 10」として形成され、この m 本のストリップラインは、平面的に視て前記 n 本のストリップラインに対して、 m 本のストリップラインの一端側が前記共通電極に接続される短絡端とされ、他端側が開放端とされて、かつ前記少なくとも m 本のストリップラインは、階段状または直線状または導線が前記短絡端側と前記開放端側とで同一の導線または異なる導線にされる、前記 m 本に記された前記 n 本のストリップラインは、前記 m 本のストリップラインと、平面的に視て前記 n 本のストリップラインの一部が重なる部分有するように階段状または直線状または前記短絡端と短絡端側と導線の異なるように形成され、たことを特徴とする。また、この発明は、例えば、図1に示すように、積層された3枚の誘電体基板101~103を有し、中間誘電体基板102の両主表面側には、それぞれ共通電極(117、118)、141が記される。両外側誘電体基板101、103の両外側主表面側には、平面的に視て共通電極(117、118)、141を覆うように共通電極129、124(図2参照)が形成される。共通電極(117、118)、141の一方117、118は、2本の階段状ストリップライン117、118として形成され、この2本の階段状ストリップライン117、118は、平面的に視て平行かつ斜対称に配され、各階段状ストリップライン117、118の一端側は共通電極129、124に接続される短絡端123、125とされ、他端側は開放端121、122とされる。共通電極(117、118)、141の他方141は、直線状ストリップライン141として形成され、この直線状ストリップライン141は、平面的に視て2つの階段状ストリップライン117、118の対称軸150に配されるとともに、その一部が2つの階段状ストリップライン117、118と重なる部分有するようにされ、かつ直線状ストリップライン141の一端側が共通電極129、124に接続される短絡端142とされ、他端側が開放端143とされて、かつ直線状ストリップライン141の導線が短絡端142側と開放端143側とで同一の導線または異なる導線とされたことを特徴とする。

【0027】

【作用】この発明によれば、積層された3枚の誘電体基板のうち、中間誘電体基板の一方の主表面側に n 本のストリップラインが形成され、他方の主表面側に m ($m=n-1$)本のストリップラインが前記 n 本のストリップラインと重なり部を有するように形成されている。このため、前記 n 本のストリップラインを並列共振によるBPFの通過帯域として形成し、前記 m 本のストリップラインを並列共振による notch 領域としての阻止帯域として形成することができ、

【0028】また、この発明によれば、積層された3枚の誘電体基板101~103のうち、中間誘電体基板1

6

02の一方の主表面側には、2本の階段状ストリップライン117、118が、平面的に視て平行かつ斜対称150に斜対称に配され、各階段状ストリップライン117、118の一端が共通電極129、124に接続される短絡端123、125とされ、他端側は開放端121、122とされてBPFフィルタ用の並列共振電極にされる。【0029】中間誘電体基板102の他方の主表面側には、直線状ストリップライン141が、平面的に視て前記2つの階段状ストリップライン117、118の対称軸150上に軸中心が合致せられて配されるとともに、前記2つの階段状ストリップライン117、118と重なる部分有するようにされ、直線状ストリップライン141の一端が共通電極129、124、131に接続される短絡端142とされ、他端側は開放端143とされ、かつ、直線状ストリップライン141の導線が短絡端142側と開放端143側とで同一の導線または異なる導線にされた notch 領域形成用の直列共振電極にされる。

【0030】実質的に中間誘電体基板102の両側主表面上に形成された2つの共通電極は、平面的に視て、両外側誘電体基板101の両外側主表面に形成されている共通電極129、124(図2参照)により覆われている。共通電極129、124は、導線遮断用および出入力整合用として機能する。

【0031】

【実施例】以下、この発明の一実施例について図面を参照して説明する。なお、以下に参照する図面においては、上述の図32~図35に示したものと対応するものには、上記の符号を付ける。また、以下に示す図面中、等価回路を表す図面において、加線さるべきために、図35中に示した符号インダクタ21、22および整合用の理想トランスT_a、T_bは省略している。

【0032】図1は、この一実施例の導電誘電体フィルタの分解斜視図を示している。

【0033】図1例の導電誘電体フィルタは、2枚の誘電体基板101~103が張り合わされた構成になっている。なお、3枚張り合わせても、各誘電体基板101~103のそれぞれの厚みは、1.2mm、0.3mm、1.2mmであり、全体の厚みは比較的薄いものになっている。實際上、図1例の導電誘電体フィルタは、他の高誘電率と一併に、例えば、図示しないプリント配線基板上に搭載されるので、誘電体基板1枚分に対応した厚みの増加が関係になることはない。また、この図1例においても、誘電体基板101~103のそれぞれは、誘電率で先鋭度が高く温度係数の小さい、例えば、BaO・T₂O等の高誘電率材料が用いられている。

【0034】図2は、誘電体基板103の外側主表面の平面図を示している。

【0035】図3は、誘電体基板103の内側主表面の

7

平面構成を示している。

【09036】なお、図1～図3中、ハッチングを施した部分は導体部分を示している。

【09037】図1および図3から分かるように、一方の外側の誘電体基板105の内側主表面上には、1/4波長共振器であり共振極と対する共振接続ストリップライン117、118（以下、必要に応じて それぞれを第1および第2の共振極ともし、）が平面的に見て平行かつ軸対称に形成されている。

【09038】なお、これらの階段状ストリップライン117、118は、中間誘電体基板102の図1に現れていない側の主表面上に形成してもよい。すなわち、共振極と対する共振接続ストリップライン117、118は、3枚の誘電体基板101～103を張り合わせたときに、実質的に、中間の誘電体基板102の一方の主表面側に形成されているようにすればよい。

【09039】階段状ストリップライン117、118の一端側は開放端121、122になっており、他端側は誘電体基板103の側面導体126（図1中、開放端側側面導体106と対する面の短絡用導体であり、その意味で、短絡導体側側面導体ともいう。）に接続される短絡端123、125になっている。この場合、階段状ストリップライン117、118は、それぞれ側短絡121、122側の部分ストリップライン117a、118aと短絡端123、125側の部分ストリップライン117b、118bとから構成されている（図3参照）。そして、階段状ストリップライン117、118の開放端121、122から短絡端123、125までに至る矢印Y方向の長さが、この階段状ストリップライン117、118に依る並列共振回路長さL（後に説明する。）の1/4波長に対応する長さになっている。

【09040】図2に示すように、外側誘電体基板103の外側主表面側の矢印Y方向の端部には、入出力端子用導体（入出力端子用導体ともいう。）135、136が共振導体124を挟んで対向して配されている。この入出力端子用導体135、136は、誘電体基板103の側面入出力端子用導体137、138（138は図1中では現れていない（図3参照））を経由し、その内側主表面上で入出力端短絡導体139、140を通じて階段状ストリップライン117、118のうち、部分ストリップライン117b、118bの各途中のタップ位置に接続されている。

【09041】入出力端子用導体135、136、137、138と階段状ストリップライン117、118とのタップ位置までの間は入出力整合回路として形成される。入出力端子用導体135、136および（または）入出力端子用導体137、138と図示しない他端導体とが半田付け等により電気的に接続されて入出力電力の送受が行われる。

【09042】図3に示すように、短絡端123、125

(5)

8

待時間0～7020（1）

側の部分ストリップライン117b、118bのライン間間隔（以下、必要に応じて、短絡側ライン間間隔ともいう。）X1と開放端121、122側の部分ストリップライン117a、118aのライン間間隔（以下、必要に応じて、開放端側ライン間間隔ともいう。）X2とは異なる間隔にされている。同じ間隔でもよい。

【09043】このライン間間隔X1、X2を適当な間隔に設定することにより、要求仕様を満足するBPFとしての最適化が得られる。

【09044】すなわち、従来の技術の項でも説明したように、開放端側ライン間間隔X2が短絡端側ライン間間隔X1より狭い場合（X2<X1：図示の場合）に、階段状ストリップライン117、118で形成される共振器は寄置結合BPFを構成する共振器になり、開放端側ライン間隔X2が短絡端側ライン間隔X1より広い場合（X2>X1）に、階段状ストリップライン117、118で形成される共振器は誘導結合BPFを構成する共振器になる。図1（図3）例の場合の誘導結合フィルタは、ライン間隔X2<X1であるので寄置結合型のBPFになる。

【09045】外側誘電体基板103の短絡端側側面導体126と開放端側側面導体106は、その全面が導体である。なお、階段状ストリップライン117、118の短絡端121、122を開放端側側面導体106と接する辺まで延ばして形成した場合には、開放端側側面導体106は導体面ではなく、誘電体の露出した面になる。

【09046】外側誘電体基板103の開放端側側面導体109と中間誘電体基板102の開放端側側面導体127と外側誘電体基板101の側面導体128と外側誘電体基板101の外側主表面上の共通導体129とは、3枚の誘電体基板101～103が張り合わせられた状態で、それぞれ、それらが共通する辺で接続されて、すべて共通導体になる。

【09047】外側誘電体基板103の短絡端側側面導体126と外側主表面上の共振導体124（図2参照）も、同様に、それらが接する辺で接続されて、すべて共通導体になる。

【09048】外側誘電体基板103の短絡端側側面導体126と中間誘電体基板102の短絡端側側面導体131と外側誘電体基板101の側面導体132と共振導体129も、同様に、それぞれ、それらが共有する辺で接続され、すべて共通導体になる。

【09049】中間誘電体基板102の一方の主表面上には、短絡側の部分ストリップライン141bと短絡の太い部分ストリップライン141aとからなり、ノッチ用共振素子として動作する1/4波長の直線状ストリップライン141と形成されている。部分ストリップライン141aと部分ストリップライン141bの幅幅は同一の幅幅でもよい。

【09050】なお、この直線状ストリップライン141

9

は、誘導体基板101の内側主表面上に形成してもよい。すなわち、3枚の誘導体基板101～103が張り合わされたときに、表裏的に、外側誘導体基板101と中間誘導体基板102との間に形成されるようにすればよい。

【0051】直線状ストリップライン141は、平面的に渡って階段状ストリップライン117、118の対称軸150上にその軸が合わされて記されている。また、図1および図3に示す誘導体基板103上に、直線状ストリップライン141の投影を点線で描いたように、この直線状ストリップライン141は、平面的に渡って階段状ストリップライン117、118と重なる部分を有するようになる形状になっている。

【0052】図3に示すように、直線状ストリップライン141のうち、部分ストリップライン141aの幅幅は $W1$ 、部分ストリップライン141bの幅幅は $W2$ とすると、部分ストリップライン141aと部分ストリップライン117a、118aとの重なり合う部分の幅は $d2$ 、部分ストリップライン141bと部分ストリップライン117b、118bとの重なり合わない部分の幅を $d1$ とする。

【0053】直線状ストリップライン141の一端側は短端幅142とされて側面導体131と接続され、他端側は開放端幅106に到達しない位置まで延びる開放幅143とされている。この場合、直線状ストリップライン141の開端幅143から短端幅142までに至る矢印Y方向の長さが、この直線状ストリップライン141に係る直列共振周波数 f_A （後に説明する。）の $1/4$ 波長に対応する長さになっている。

【0054】図1および図3から分かるように、BPFを構成する階段状ストリップライン117、118とノット

$$\begin{aligned} C1 &= (CaCc/Cb) + Ca + Cc \\ C2 &= (CbCc/Ca) + Cb + Cc \\ C3 &= (CaCb/Cc) + Ca + Cb \end{aligned}$$

ここで、階段状ストリップライン117、118と直線状ストリップライン141の平面的に渡って重なり合う部分の幅は等しい幅 $d2$ であるので、コンデンサCaとコンデンサCbの寄与値は等しい。そこで、 $Cb = Ca$ と

$$\begin{aligned} C1 &= Ca + 2Cc \\ C2 &= Ca + 2Cc \\ C3 &= (CaCa/Cc) + 2Ca \end{aligned}$$

図5から分かるように、コンデンサC1、C2と共振用インピーダンス Z_A 、 Z_B とは寄与値が等しいBPFを構成し、コンデンサC3と共振用インピーダンス Z_C の直列回路は、ノッチフィルタを構成する。すなわち、図1側の誘導体フィルタは、有線波で不平等のノッチ付BPFになることが分かる。

【0061】図4は、図1（図5）側の回路特性を示している。図4は、回路伝、導波は共振である。

【0062】共振用インピーダンス Z_A 、 Z_B は、共振

(6)

特開平8-79261

19

* 共振用共振子を構成する直線状ストリップライン141とは、誘導体フィルタの両外側誘導体基板101、103の両外側主表面上の共振導体129、124によって、平面的に渡って覆われた構成になっている。また、誘導体基板101～103の側面導体106、127、128、131、132によって封止された構成になっている。共振導体124、129等は、アース導体（接地導体）でもよく、直線導体でもよい。

【0055】図4は、上述のように構成される図1～図3側の例の誘導体フィルタの等価回路を示している。

【0056】図4において、共振用インピーダンス Z_A 、 Z_B 、 Z_C は、それぞれ、階段状ストリップライン117、118および直線状ストリップライン141で構成される共振用インピーダンスを示している。また、コンデンサCcは階段状ストリップライン117、118中、部分ストリップライン117a、118a間の結合寄与を集中定数で表したものである。コンデンサCaは、部分ストリップライン117aと部分ストリップライン141aとの重なり部分の幅 $d2$ に係わる部分の結合寄与を集中定数で表したものである。コンデンサCbは、部分ストリップライン118aとストリップライン141aとの重なり部分の幅 $d2$ に係わる部分の結合寄与を集中定数で表したものである。

【0057】図4に示す等価回路の導通性を良くするために、コンデンサCa、Cb、Ccの ω 結合を γ 結合に変換する。

【0058】図5は、 γ 結合に変換後の等価回路を示している。この ω - γ 変換は、良く知られているように、次の(1)式～(3)式によって行われる。

$$\begin{aligned} \text{【0059】} \quad & \dots (1) \\ & \dots (2) \\ & \dots (3) \end{aligned}$$

※ 図5により(1)式～(3)式は、それぞれ

(4)式～(6)式に変形できる。

【0060】

$$\begin{aligned} & \dots (4) \\ & \dots (5) \\ & \dots (6) \end{aligned}$$

周波数（並列共振周波数） f_B で並列共振を起こすので、共振器-3dBで定義される一定の通波帯域幅 Δf を有するBPF特性が得られ、共振用インピーダンス Z_C は、コンデンサC3と共振周波数（並列共振周波数） f_A で並列共振を起こすので、ノッチフィルタ特性が得られる。この場合、共振用インピーダンス Z_C に係わる直線状ストリップライン141の導波長は、共振用インピーダンス Z_A 、 Z_B に係わる階段状ストリップライン117、118の導波長とほぼ同じ長さで形成されてい

(7)

特開平8-79201

11

てその寄与インダクタンスはほぼ等しく、かつ、コンデンサC3の容量値が、共振用インピーダンス Z_a の n 倍の値を示し並列共振容量値より大きいので、ノッチ領域に係る共振共振周波数 f_A は、図6に示すように、通過帯域幅 Δf に係る並列共振周波数 f_B よりも低い周波数になる。

[0063] 次に、(4)式～(6)式を参照しながら、図6に示す共振周波数 f_A 、 f_B と、図5に示す幅 d 、 d_1 、間隔 X_2 、 X_1 と、中間誘電体基板102の厚み t との間の関係について説明する。

[0064] ライン間隔 X_2 を狭めることにより、結合コンデンサC2が大きくなる。この場合、(4)式と(5)式とから、コンデンサC1、C2が大きくなり、通過帯域幅 Δf が広くなる。また、(6)式からコンデンサC3が小さくなり、ノッチ領域に係る共振周波数 f_B は高い方に移動する。

[0065] 一方、重なり幅 d を広くすることにより、コンデンサC3、C4が大きくなる。この場合、(4)式～(6)式から、コンデンサC1～C3がともに大きくなり、特に、(6)式の右辺第1項からコンデンサC3が大きくなるので、共振周波数 f_B が低い方に移動する。

[0066] ライン間隔 X_2 を決める、重なり幅 d を広くする、のいずれの場合においても、結合コンデンサC1、C2の直列容量値は、従来の技術の項で図3を参照して説明したコンデンサCの容量値よりも大きくなるので、通過帯域幅 Δf 中の平均部分を用いる。における損失が図3の例の積層誘電体フィルタに比較して図1の積層誘電体フィルタの方が小さくなる。

[0067] さらに、中間誘電体基板102の厚み t を薄くした場合に、相対的に、幅 d を広く、間隔 X_2 を広くすることと同等になり、共振周波数 f_B は高い方に移動する。

[0068] なお、図1(図3)例において、幅 d_1 、間隔 X_1 は、短絡端側の部分ストリップライン117b、118bと、部分ストリップライン141bとの間の結合による共振周波数が、共振周波数 f_A 、 f_B に比較して高い周波数になる幅または間隔、言い換えれば、無視できる程度の幅または間隔に設定しておく。

[0069] このように図1例によれば、ライン間隔 X_2 、重なり幅 d 、厚み t を適宜に選択することによりBPDの通過帯域幅 Δf 、ノッチ周波数である共振周波数 f_A を自由に設定することができる。すなわち、設計の自由度が高い。また、通過帯域における損失も少なくできる。さらに、同一のライン間隔 X_2 で従来の技術によるものと比較した場合、結合容量であるコンデンサC1、C2の直列合成容量値が大きくなるので、通過帯域幅 Δf を広くすることができる。逆に考えて、同一の帯域幅 Δf で比較した場合には、ライン間隔 X_2 を狭

12

くすることができるので、製造上のばらつきを少なく作製することができる。

[0070] 図7は、共振帯域の結合を誘導結合とした場合の、他の実施例による積層誘電体フィルタの分解斜視図を示している。なお、図7例に示す積層誘電体フィルタにおいて、図1例に示したものと同一のものには同一の符号を付け、また対応するものには同一の符号の末尾に「A」を付けた符号を付け、その詳細な説明は省略する。さらに、緊密さを図示するために、適宜、符号を省略している。

[0071] 図8は、誘電体基板103Aの外側主表面の平面構成を示している。

[0072] 図9は、誘電体基板103Aの内側主表面の平面構成を示している。

[0073] 図9から分かるように、この誘導結合型の積層誘電体フィルタは、誘電体基板103Aの内側主表面上に形成された階段状ストリップライン117A、118Aは、階段端側のライン間隔 X_2 が短絡端側のライン間隔 X_1 より広い間隔になっている($X_2 > X_1$)。また、誘電体基板102Aの誘電体基板101と張り付けられる面側の主表面上に形成された直線状ストリップライン141Aは、開放端側の幅 d が短絡端側の幅 d_1 よりも狭い幅になっている($d < d_1$)。

[0074] 階段状ストリップライン117Aは、開放端側の部分ストリップライン117aAと短絡端側の部分ストリップライン117bAとから構成され、残りの階段状ストリップライン118Aは、開放端側の部分ストリップライン118aAと短絡端側の部分ストリップライン118bAとから構成されている。直線状ストリップライン141Aは、開放端側の部分ストリップライン141aAと短絡端側の部分ストリップライン141bAとから構成されている。

[0075] 直線状ストリップライン141Aと階段状ストリップライン117A、118Aとは、短絡端側で重なり幅 d_1 を有する。開放端側では重なり幅 d を有し、間隔 d_2 になっている。

[0076] したがって、短絡端側で結合容量(共振容量)が大きくなり狭い結合を有することができ、これに対して、開放端側では結合容量(共振容量)が小さくなり、結合を緩くすることができる。

[0077] 図10は、上述のように構成される図7、図9例の例の積層誘電体フィルタの等価回路を示している。

[0078] 図10において、共振用インピーダンス Z_a 、 Z_b 、 Z_c は、それぞれ、階段状ストリップライン117A、118Aおよび直線状ストリップライン141Aで構成されるインピーダンスを示している。インダクタンス L は階段状ストリップライン117A、118Aの間隔 X_1 間の誘導インダクタンスを集中定数で表

13

いたものである。インダクタンス L_A は階段状ストリップライン117Aと直線状ストリップライン141Aとの間隔 d_2 に依る部分の誘導インダクタンスを表したものである。インダクタンス L_B は階段状ストリップライン118Aと直線状ストリップライン141Aとの間隔 d_2 に依る部分の誘導インダクタンスである。

【0079】図11は図10の等価回路についてのムーネ

$$L_1 = L_A L_C / 2 L_A + L_C$$

$$L_2 = L_A L_C / 2 L_A + L_C$$

$$L_3 = L_A L_C / 2 L_A + L_C$$

図11から分かる。図7例の積層誘導体フィルタもノッチ付BPFになる。すなわち、インダクタンス L_1 、 L_2 は、共振用インピーダンス Z_A 、 Z_B とともに誘導結合BPFを構成し、インダクタンス L_3 は共振用インピーダンス Z_C とともにノッチフィルタを構成する。

【0082】図12は、図7例（図11参照）の周波数特性を示している。挿入損失、周波数、帯域は共振器である。共振用インピーダンス Z_A 、 Z_B は、共振回路（並列共振回路）1Bで並列共振を起こすので、減衰 $\alpha - 3$ dBで定義される一定の透過帯域幅 Δf を有するBPF特性が得られ、共振用インピーダンス Z_C は、コンデンサC3と共振回路（並列共振回路）1Aで並列共振を起こすので、ノッチフィルタ特性が得られる。なお、共振用インピーダンス Z_C に依る直線状ストリップライン141Aの導路長 l 、共振用インピーダンス Z_A 、 Z_B に依る階段状ストリップライン117A、118Aの導路長とは同じ長さで形成されており、インダクタンス L_3 が共振用インピーダンス Z_A 、 Z_B 、 Z_C のそれぞれの等価インダクタンスより小さくなること、この場合、並列共振回路1Aは、並列共振回路1Bよりも高い周波数になる。

【0083】図7例に示す積層誘導体フィルタにおいても、間隔 d_1 、間隔 d_2 、厚み t を適当に選択することにより、BPFの透過帯域幅 Δf 、ノッチ周波数 f_A を自由に設定することができ、図1例の積層誘導体フィルタと同様の効果を得られる。

【0084】そこで、図1例の積層誘導体フィルタと図7例の積層誘導体フィルタを直接接続することで、図6の周波数特性と図12の周波数特性を重ね合わせようとする周波数特性、すなわち、透過帯域における損失が少く増加するが、ノッチ領域が透過帯域の両側領域から透過帯域にかかる領域に形成された特性を有する、いわゆる両側ノッチ付BPFを構成することができ、

【0085】図13は、図1例とはほぼ同じ構成の、すなわち共振回路の結合が直線結合である場合のさらに他の実施例による積層誘導体フィルタの分解回路構成を示している。

【0086】なお、図13例に示す積層誘導体フィルタにおいて、図1例に示したものと同一のものには同一の

(8)

特開平8-70201

14

★Y変換後の等価回路を示している。

【0086】図11中の、インダクタンス L_1 、 L_2 、 L_3 は、それぞれ、(7)式～(9)式によって、インダクタンス L_A 、 L_B 、 L_C と関連付けられる。ただし、(7)式～(9)式を導く際に、インダクタンス L_B はインダクタンス L_A に置き換えている。

【0087】

…(7)

…(8)

…(9)

符号を付け、また対応するものには同一の符号の末尾に「B」を付けた符号を付け、その詳細な説明は省略する。さらに、簡潔さを図示するために、連貫、符号を省略している。

【0087】図14は、誘導体基板103Bの側面主表面の平面構成を示している。

【0088】図15は、誘導体基板103Bの側面主表面の平面構成を示している。

【0089】図15から分かるように、階段状ストリップライン117B、118Bの短絡線部分ストリップライン117bB、118bBに付して、平面的に流して、直線状ストリップライン141Bの短絡線部分ストリップライン141bBが一定の幅 d_1 で重なる。この場合において、平面的に流したときの、階段状ストリップライン117B、118Bの短絡線部分ストリップライン117bB、118bBに対する直線状ストリップライン141Bの短絡線部分ストリップライン141bBの重なり幅 d_2 が、上記幅 d_1 より十分に広くなるように設定しておけば、等価回路は、図5と同様に表現できる。したがって、この図13例でも図6の周波数特性が達成され、図1例に説明したと同様の効果を得られる。

【0090】図16は、図7例とはほぼ同じ構成の、すなわち共振回路の結合が直線結合である場合のさらに他の実施例による積層誘導体フィルタの分解回路構成を示している。

【0091】なお、図16例に示す積層誘導体フィルタにおいて、図1例に示したものと同一のものには同一の符号を付け、また対応するものには同一の符号の末尾に「C」を付けた符号を付け、その詳細な説明は省略する。さらに、簡潔さを図示するために、連貫、符号を省略している。

【0092】図17は、誘導体基板103Cの側面主表面の平面構成を示している。

【0093】図18は、誘導体基板103Cの内側主表面の平面構成を示している。

【0094】図18から分かるように、階段状ストリップライン117C、118Cの短絡線部分ストリップライン117bC、118bCに対して、平面的に流して、直線状ストリップライン141Cの短絡線部分

55

15

ストリップライン141bCが一定の幅d1で重なっている。この場合において、平面的に視たときの、階段状ストリップライン117C、118Cの階段幅側の部分ストリップライン117aC、118aCに対する直線状ストリップライン141Cの階段幅側の部分ストリップライン141aCの重なり幅d2が、上記幅d1より十分に狭くなるように設定しておけば、等価回路は、図11と同様に表現できる。したがって、この図16例でも図12の周波数特性が達成され、図7例と同様な効果を得られる。

[01095] 図19は、図1例とはは別構成の、すなわち共振器間の結合が容量結合である場合にさらに他の共振器による積層誘導体フィルタの分解回路構成を示している。

[01096] なお、図19例に示す積層誘導体フィルタにおいて、図1例に示したものと同一のものには同一の符号を付け、また対応するものには同一の符号の末尾に「D」または「E」を付けた符号を付け、その詳細な説明は省略する。さらに、略記を回避するために、適宜、符号を省略している。同様に、該電体基板103Dの外側主表面の平面構成を示している。

[01097] 図20は、該電体基板103Dの外側主表面の平面構成を示している。

[01098] 図21は、該電体基板103Dの内側主表面の平面構成を示している。

[01099] この図19例では、該電体基板103D上の階段状ストリップライン117D、118D間に直線状ストリップライン151Dが平行に配されている。また、該電体基板102Dの一方の主表面側に2本の直線状ストリップライン141D、141D'が配されている。

[01100] この場合、該電体基板103D上の3本のストリップライン117D、118D、151Dと該電体基板102D上の2本のストリップライン141D、141D'は、平面的に視てシムラ的に配されている。

[01101] 図22は、図19例の積層誘導体フィルタの等価回路を示している。

[01102] 図23は、この図22の等価回路のL-Y変換後の等価回路を示している。

[01103] 図24は、図19例の周波数特性を示している。

[01104] 図23における共振用インピーダンスZa、Zb、Zcは共振周波数fBで並列共振を起こし、コンデンサC3と共振用インピーダンスZc、Zdとで直列共振を起こすようになっている。

[01105] この図19例では、矢印X方向の幅、すなわち横幅が少し増加するとともに、挿入損失が少し増加するが、BFDの波数が2波から3波に増加していることおよびノッチフィルタの一段から2段に増加していることから選択特性を一層厳密にすることができ

(9)

特開平8-79261

16

る。言い換えれば、一重、選択特性が良くなる。

[01106] なお、共振器間の結合が容量結合である。さらに多段（多素子）の積層誘導体フィルタを同様にして形成できる。

[01107] 図25は、図19例と同様にいわゆる5素子で、共振器間の結合が図7例と同様に誘導結合である場合にさらに他の変換例の構成を示している。

[01108] なお、図25例に示す積層誘導体フィルタにおいて、図1例に示したものと同一のものには同一の符号を付け、また対応するものには同一の符号の末尾に「E」または「F」を付けた符号を付け、その詳細な説明は省略する。さらに、略記を回避するために、適宜、符号を省略している。同様に、該電体基板103Eの外側主表面の平面構成を省略している。この平面構成は、図20と同一である。

[01109] 図26は、図25例の積層誘導体フィルタの等価回路を示している。

[01110] 図27は、この図26の等価回路のL-Y変換後の等価回路を示している。

[01111] 図25例の周波数特性は、図12に示したものと同様であり、共振用インピーダンスZa、Zb、Zcは共振周波数fBで並列共振を起こし、インダクタンスL3と共振用インピーダンスZc、Zdとで直列共振を起こすようになっている。

[01112] この図25例の技術的効果は図19例と同様である。もちろん、共振器間の結合が誘導結合である。さらに多段（多素子）の積層誘導体フィルタを同様にして形成できることはいうまでもない。

[01113] 図28は、共振器間の結合が誘導結合と容量結合の両方の結合を有するさらに他の変換例の構成を示している。

[01114] なお、図28に示す積層誘導体フィルタにおいて、図1例に示したものと同一のものには同一の符号を付け、また対応するものには同一の符号の末尾に「F」または「F'」を付けた符号を付け、その詳細な説明は省略する。さらに、略記を回避するために、適宜、符号を省略している。さらにまた、該電体基板103Fの外側主表面の平面構成を省略している。この平面構成は、図20と同一である。

[01115] 上述の図19例〜図25例までの説明から分かるように、この図28例では、階段状ストリップライン117F、151Fと直線状ストリップライン141Fとの3つのストリップラインで容量結合の共振結合が形成され、階段状ストリップライン118F、151Fと直線状ストリップライン141F'との3つのストリップラインで誘導結合の共振結合が形成される。

[01116] 図29は、図28例の積層誘導体フィルタの等価回路を示している。

[01117] 図30は、この図29の等価回路のL-Y変換後の等価回路を示している。

[01118] 図31は、図28例の周波数特性を示している。

[01119] 図32は、図28例の周波数特性を示している。

[01120] 図33は、図28例の周波数特性を示している。

[01121] 図34は、図28例の周波数特性を示している。

[01122] 図35は、図28例の周波数特性を示している。

[01123] 図36は、図28例の周波数特性を示している。

[01124] 図37は、図28例の周波数特性を示している。

17

【0113】図31は、図28例の横置誘導体フィルタの局放散特性を示している。

【0114】共振用インピーダンス Z_a 、 Z_b は共振回路 B で並列共振を起こして通過帯域を形成している。また、コンデンサ C と共振用インピーダンス Z_c で共振回路 A において直列共振を起こし、比較的広帯域のノッチ領域を形成している。さらに、インダクタンス L と共振用インピーダンス Z_c で共振回路 B において直列共振を起こし、比較的広帯域のノッチ領域を形成している。

【0115】このように、図28例の横置誘導体フィルタによれば、通過帯域の両側にノッチ領域を形成することができるので、一層、選択性の優れたBPFを作成することができる。

【0116】なお、この発明は上述の実施例に限らずこの発明の要旨を逸脱することなく種々の構成を採用することももちろんである。

【0117】

【発明の効果】以上説明したように、この発明によれば、横置された3枚の誘導体基板のうち、中間誘導体基板の一方の主要面側に n 本のストリップラインが形成され、他方の主要面側に m ($m = n - 1$)本のストリップラインが前記 n 本のストリップラインと重なり部を有するように形成されている。このため、前記 n 本のストリップラインを並列共振によるBPFの通過帯域として形成し、前記 m 本のストリップラインを直列共振によるノッチ領域としての阻止帯域として形成することができる。

【0118】このようにすれば、小型で、製造性に優れ、ノッチ領域が形成でき、その上、広帯域、低損失である、設計の自由度の高い、いわゆる有線性を有するBPFを作成することができるという効果が達成される。

【0119】例えば、通過帯域の両端部において、ノッチ領域を形成した場合には、通過帯域と阻止帯域との間の急峻性を確保することができる。言い換えれば、選択性の優れたBPFを作成することができるという効果が達成される。

【0120】また、さらに具体的に、この発明によれば、実質的に、中間誘導体基板の一方の主要面側に2本の階段状ストリップラインが配され、他方の主要面側に1本の直線状ストリップラインが配される。これらストリップラインを平面的に積層するような共振回路が外側主要面上に形成された外側誘導体基板を、前記中間誘導体基板を挟みかたちで張り合わせて横置誘導体フィルタを作成する。

【0121】このようにして作成された横置誘導体フィルタは、2本の階段状ストリップラインが並列共振用インピーダンスとして動作し、直線状ストリップラインが直列共振用インピーダンスとして動作する。

(10)

待時間8～70241

18

【0122】したがって、並列共振用インピーダンスを利用したBPFが実現できるとともに、このBPFフィルタの両端から連続領域にかけて直列共振インピーダンスを利用したノッチ領域を形成することができるという効果が達成される。

【0123】また、3枚の誘導体基板を張り合わせた構造になっているため、実質的に、中間の基板の両主要面上に、それぞれ、BPFとノッチ用共振子が形成でき、従来の2枚張り合わせの横置誘導体フィルタと比較して平面的に積層した場合の小型性が図られることがない。なお、横置誘導体フィルタの厚みは、誘導体基板1枚分厚くなるが、その厚みは極めて薄いものであり、実用上ほとんど問題にならない。

【0124】さらに、構造が階層であるので、ノッチ領域が形成されたBPFを設計する際、設計の自由度が高いという効果も達成される。

【0125】さらにまた、軸対称の階段状ストリップラインを相互に近づけることにより、より広帯域のBPFを構成することができるが、階段状ストリップライン間の間隔が2枚張り合わせの従来の技術に係る横置誘導体フィルタと同一の間隔であると仮定した場合と比較しても、本発明によれば、通過帯域ストリップラインと階段状ストリップラインとの間の結合が増加するので、その分に対応した n 、実質的に、結合定数あるいは誘導結合が大きくなる。

【0126】したがって、階段状ストリップライン間の間隔が狭いであるという条件のもとで、本発明では、より広帯域のBPFを作成することができるという効果が達成される。実際上、階段状ストリップライン間の間隔が狭くなると、言い換えれば、導体間間隔が狭くなること、例えば、導体を形成する際のスキミングの管理等、製造工程が困難となり、結果、特性のばらつきが大きくなってしまふので、本発明を利用すれば、広帯域のBPFを比較的安定に作成することができるという効果が達成される。

【図面の簡単な説明】

【図1】この発明の一実施例の構成を示す分解斜視図である。

【図2】図1例中、下側の誘導体基板の外側主要面側の構成を示す断面図である。

【図3】図1例中、下側の誘導体基板の内側主要面側の構成を示す断面図である。

【図4】図1例の等価回路図である。

【図5】図4の等価回路図の μ - γ 変換後の等価回路図である。

【図6】図1例の局放散特性図である。

【図7】この発明の他の実施例の構成を示す分解斜視図である。

【図8】図7例中、下側の誘導体基板の外側主要面側の構成を示す断面図である。

(11)

特開平8-70201

19

29

【図9】図7例中、下側誘電体基板の内側主表面側の構成を示す平面図である。

【図10】図7例の等価回路図である。

【図11】図7の等価回路の μ - γ 変換後の等価回路図である。

【図12】図7例の周波数特性図である。

【図13】図1例に対応する他の実施例の構成を示す分解斜視図である。

【図14】図13例中、下側の誘電体基板の外側主表面側の構成を示す表面図である。

【図15】図13例中、下側の誘電体基板の内側主表面側の構成を示す平面図である。

【図16】図7例に対応する他の実施例の構成を示す分解斜視図である。

【図17】図16例中、下側の誘電体基板の外側主表面側の構成を示す表面図である。

【図18】図16例中、下側の誘電体基板の内側主表面側の構成を示す平面図である。

【図19】この発明のさらに他の実施例の構成を示す分解斜視図である。

【図20】図19例中、下側の誘電体基板の外側主表面側の構成を示す表面図である。

【図21】図19例中、下側の誘電体基板の内側主表面側の構成を示す平面図である。

【図22】図19例の等価回路図である。

【図23】図22の等価回路の μ - γ 変換後の等価回路図である。

【図24】図19例の周波数特性図である。

【図25】この発明のさらに他の実施例の構成を示す分

* 解斜視図である。

【図26】図25例の等価回路図である。

【図27】図26の等価回路の μ - γ 変換後の等価回路図である。

【図28】この発明のさらに他の実施例の構成を示す分解斜視図である。

【図29】図28例の等価回路図である。

【図30】図29の等価回路の μ - γ 変換後の等価回路図である。

16 【図31】図28例の周波数特性図である。

【図32】この発明のさらに他の実施例の構成を示す分解斜視図である。

【図33】図32例中、下側の誘電体基板の外側主表面側の構成を示す表面図である。

【図34】図32例中、下側の誘電体基板の内側主表面側の構成を示す平面図である。

【図35】図32例の等価回路図である。

【符号の説明】

101、102、102A~102C、103、103

20 A~103C …誘電体基板

117、117A~117C、118、118A~11

8C…隆起状ストリップライン

141、141A~141C…通孔状ストリップライン

117a、117b、118a、118b、141a、

141b…部分ストリップライン

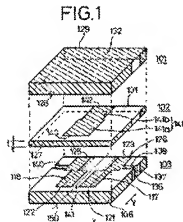
123、129…共通導路

159…対称軸

2a、2b、2c…共振用インピーダンス

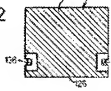
μ …通導波域幅

【図1】



【図2】

FIG.2



【図3】

【図6】

FIG.6

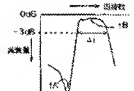
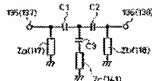
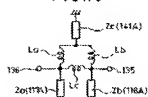


FIG.5



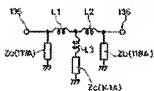
[圖 10]



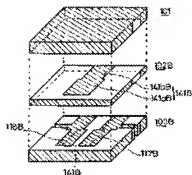
【圖 12】



FIG.11



【圖 13】

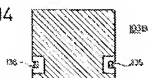


(13)

特開平8-70201

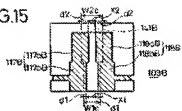
【図14】

FIG.14



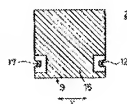
【図15】

FIG.15



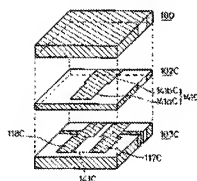
【図16】

FIG.16



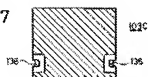
【図17】

FIG.17



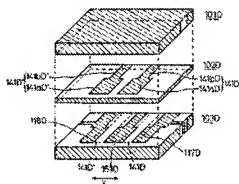
【図17】

FIG.17



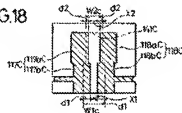
【図19】

FIG.19



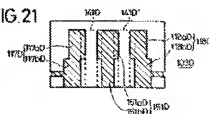
【図18】

FIG.18



【図21】

FIG.21



【図20】

FIG.20

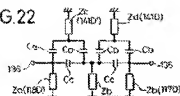


(14)

特開平8-79201

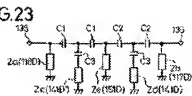
【図22】

FIG.22



【図23】

FIG.23



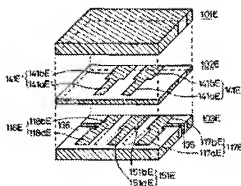
【図24】

FIG.24



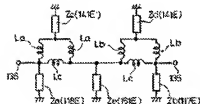
【図25】

FIG.25



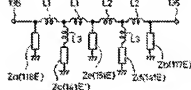
【図26】

FIG.26



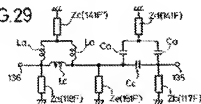
【図27】

FIG.27



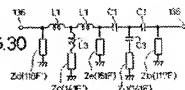
【図28】

FIG.29



【図30】

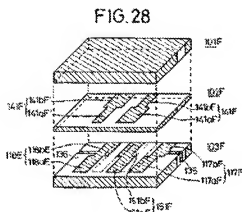
FIG.30



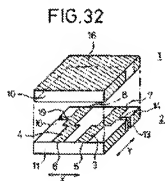
(15)

特開平8-70201

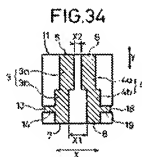
【図28】



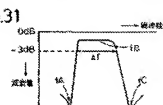
【図32】



【図34】



【図31】



【図35】

FIG. 35

